

## АНАЛИЗ ВЛИЯНИЯ ЭЛЕМЕНТНОЙ БАЗЫ НА ВЫБОР АРХИТЕКТУРЫ ПАРАЛЛЕЛЬНОЙ ВЫЧИСЛИТЕЛЬНОЙ СИСТЕМЫ

С.А. Плахтеев

*В статье рассматриваются трансформации известных архитектур построения параллельных вычислительных систем (ПВС) под влиянием использования современной элементной базы. Разработаны рекомендации по выбору элементной базы для основных направлений использования ПВС.*

Последние десятилетия характеризуются бурным развитием вычислительной техники, связи, информационных технологий. Возрастают темпы совершенствования технологий и вследствие этого быстро сменяются поколения элементной базы. Параллельно с развитием вычислительных технологий увеличивается область их применения, расширяется круг задач, которые могут быть решены при помощи вычислительных и управляющих электронных средств, возникают новые задачи. Многие задачи требуют очень высокой вычислительной мощности и высокой скорости обмена данными. Для того чтобы удовлетворить таким требованиям, в вычислительных системах организуются различные способы параллельного выполнения команд и обработки данных.

Высокая производительность ПВС зависит от элементной базы, архитектурных решений, эффективных алгоритмов распараллеливания задач и организации системного программного обеспечения. Определяющими для аппаратной реализации являются первые два аспекта. Существует огромное количество аппаратных решений ПВС, в которых различные архитектуры реализуются с помощью той или иной элементной базы. Однако эффективность таких реализаций как техническая, так и экономическая определяет, находят ли такие системы практическое применение или остаются опытными образцами. Поэтому возникает необходимость в исследовании влияния развития элементной базы, а также технологий хранения и передачи информации на применение различных архитектур ПВС.

Разработано большое количество архитектур ПВС. В самом широком смысле их разделяют на два класса: универсальные и специализированные. Реализация ПВС может осуществляться двумя путями:

- *объединение* универсальных базовых вычислительных устройств для параллельного выполнения задач;
- *создание* специализированных вычислительных средств с опре-

деленной для каждого круга задач архитектурой.

Первый путь – так называемое «масштабирование» системы, находит все большее применение при построении ПВС. Причиной этому служит увеличение вычислительной мощности универсальных процессоров, увеличение пропускной способности интерфейсов обмена с периферией и между процессорами при одновременном снижении стоимости на элементную базу, а следовательно на всю систему. Это компенсирует недостатки универсальных систем по аппаратурной избыточности при неполной загрузке процессоров с экономической точки зрения. Основными способами масштабирования являются мультипроцессирование и кластеризация.

Первый способ представляет собой объединение в системе нескольких универсальных процессоров при общей оперативной памяти. При большом количестве процессоров узким местом становятся интерфейсы. Поэтому при дальнейшем увеличении числа процессоров прирост производительности становится меньше. Стоимость мультипроцессорной системы увеличивается практически пропорционально числу процессоров, однако при числе более восьми стоимость растет уже скачкообразно. В условиях коммерческого использования мультипроцессорные системы могут обеспечить десятикратное масштабирование по сравнению с однопроцессорными системами.

Второй способ масштабирования – кластеризация – представляет собой набор относительно слабо связанных независимых компьютерных систем или узлов, которые ведут себя как одна система. Узлы могут быть соединены как обычной сетью, так и специализированной высокоскоростной шиной. Поскольку кластер имеет модульную структуру, его масштабирование может осуществляться с относительно небольшими затратами путем добавления узлов, имеющих универсальную базовую структуру, а значит относительно невысокую стоимость.

Подтверждением эффективности использования кластерного масштабирования является то, что производители самых производительных вычислительных систем («суперкомпьютеров») в последние годы применяют кластерные архитектуры вместо сложных векторных структур, использовавшихся ранее [1]. Некоторые параметры их последних разработок (по материалам периодических изданий) приведены в табл. 1.

Таблица 1

Использование кластерных архитектур

Название модели	Разработчик	Структура	Производительность	Где используется
ASCI White	IBM	512 узлов = 8192 процессора	12.3 TFLOPS	Lawrence Livermore National Laboratory
SRC- 6	Cray	512 узлов = 512 процессоров	~ 800 FLOPS	Vertex Pharmaceuticals
pSeries	IBM	320 узлов = 320 процессоров	~ 400 FLOPS	Maui High Performance Computing Center

Samson	AMD	132 узла = 132 процессора	~ 150 FLOPS	Bartol Research Institute
--------	-----	------------------------------	-------------	------------------------------

Второй путь реализации ПВС – путем создания специализированных вычислительных средств, имеет свои особенности. Разрабатываются различные схемы распараллеливания вычислительного процесса, каждая из которых употребима для определенного круга задач. Существует множество способов классификации архитектур, реализующих эти схемы, но с точки зрения использования элементной базы их можно разделить на два: микропроцессорные; с использованием однородных и систолических структур.

Использование универсальных «серийных» микропроцессоров возможно для некоторых специализированных ПВС, однако чаще всего является неэффективным в силу специальной организации структур данных, системы команд, интерфейсов и запоминающих устройств. Поэтому для таких систем разрабатываются специализированные процессоры. Проектирование таких процессоров подразумевает комплексное решение ряда задач:

- обеспечение регулярности внутренней структуры;
- сокращение длины и общего числа внутренних связей между компонентами;
- реализация модульности конструкций;
- согласование скорости обработки информации с возможной пропускной способностью каналов;
- определение оптимального объема встроенной памяти.

Уменьшение размеров элементарной ячейки до десятков нанометров позволяет создавать устройства, содержащие десятки миллионов транзисторов на кристалле, а для регулярных структур (таких как память) – сотни миллионов транзисторов. При этом частоты, на которых могут функционировать такие устройства, достигают нескольких гигагерц. Поэтому на одном кристалле могут быть размещены мощные и многофункциональные вычислительные устройства и ячейки памяти. Это повышает надежность систем в таком исполнении, решает проблему внешних выходов и интерфейсов, уменьшает трафик между процессорами. Но при этом стоимость разработки элементной базы приближается к стоимости разработки сложных систем обработки информации, а в ряде случаев превышает ее.

Это приводит к необходимости использования устройств с программируемой структурой. Подобные устройства позволяют реализовывать на них схемы, достаточно мощные функционально и с небольшими затратами по стоимости. Современные программируемые логические интегральные схемы (ПЛИС) отличаются большим количеством программируемых ячеек и составляющих их вентилях, быстрым и надежным процессом реконфигурации, невысокой стоимостью. Разработка структуры специализированного процессора сводится к разделению его структуры на модули, описанию устройства этих модулей в виде автоматной модели, расчет с помощью специальных программных пакетов на ЭВМ структуры и программирова-

ние ячеек микросхем. Для примера возможностей программируемых логических схем в табл. 2 приведены основные параметры микросхем ведущего мирового производителя ПЛИС фирмы Xilinx [2].

Таблица 2

Основные параметры микросхем фирмы Xilinx

Параметр	XC4000E/X	Spartan (XCS)	Virtex (XCV)
Кол. логических вентиляей	1.5К – 500К	2К – 40К	20К – 1М
Кол. макроячеек	64 – 8464	100 – 784	384 – 6144
Макс. сист. частота, МГц	80	80	160 - 200

Существуют другие типы программируемых логических схем с встроенными микроконтроллерами, вычислительными блоками и памятью дополнительно к собственно матрице программируемых логических вентиляей. Однако они теряют универсальность в силу занятия части вентиляей на кристалле встроенными блоками. Поэтому они находят использование в более узком кругу разрабатываемых систем.

Особое место среди ПВС занимают схемы с использованием однородных и систолических структур. Такие структуры узко специализированы и имеют технические параметры, хорошо удовлетворяющие требованиям реализуемых схем распараллеливания вычислений [3]. Кроме того, такие схемы имеют достаточно хорошо выраженную регулярную структуру, что позволяет эффективно реализовывать их в интегральных схемах. Отличие систем, реализующихся на однородных структурах – их ориентация на решение некоторых классов задач, тогда как систолические структуры ориентируются на решение конкретной задачи. Основу структур составляют процессорные элементы (ПЭ), которые имеют более простую структуру, чем полноценные микропроцессоры, но имеют большее количество связей. ПЭ структуры могут совмещать вычислительные и коммутирующие функции или разделяться на ячейки двух типов. Для систолических и однородных структур характерны такие требования к элементной базе:

- реализация ячейками структуры операций, которые обеспечивают реализацию всех задач данного класса;
- наличие коммутирующих возможностей структуры, которые обеспечивают размещение в структуре графа алгоритма;
- тестопригодность для определения работоспособности ячеек с целью дальнейшего их исключения из состава структуры;
- возможность наращивания структуры.

## ЛИТЕРАТУРА

1. СуперЭВМ. Аппаратная и программная реализация. – М., 1991. – 319 с.
2. Комухаев Э. Программируемая логика // Электронные компоненты и системы. – 2001. – №9. – С.12 – 14.
3. Важенин А.П., Седухин С.Г. Высокопроизводительные системы комбинированной архитектуры. – Новосибирск, 1989. – 24 с.

Поступила 29.07.2002

**ПЛАХТЕЕВ Сергей Анатольевич**, инженер. Окончил ХВУ в 2000 году. Область научных интересов – многопроцессорные вычислительные системы.

---