

ИНТЕРПРЕТАЦИЯ ТАБЛИЧНОГО ОПИСАНИЯ ЦИФРОВОГО АВТОМАТА В МИКРОКОНТРОЛЛЕРАХ

к.т.н. А.П. Плахтеев, С.А. Плахтеев
(представил д.т.н., проф. В.С. Харченко)

Представлен способ размещения табличного описания цифрового автомата в памяти микроконтроллеров и его программной интерпретации. Дан формат описания, приведены оценки объема описания и скорости интерпретации.

Постановка проблемы. В современных средствах автоматизации широко используются схемы с программированием функций в составе прикладных систем – ПЛИС, микроконтроллеры (МК), схемы системного уровня интеграции и др. Низкая стоимость программируемых схем, особенно микроконтроллеров, обусловила повсеместное использование их в устройствах управления, “интеллектуальных” датчиках, исполнительных устройствах и коммуникационных средствах распределенных систем управления, сбора и обработки информации. Происходит замена устаревших цифровых автоматов на программируемые микроконтроллерные автоматы.

Рассмотрим классическое описание [1, 2] функций F цифрового автомата

$$F = \langle S, X, Y, T \rangle, \quad (1)$$

где $S = \{s_1, s_2, \dots, s_v\}$ – множество состояний; $X = \{x_1, x_2, \dots, x_m\}$ – множество событий; $Y = \{y_1, y_2, \dots, y_n\}$ – множество операторов; $T = \{t_1, t_2, \dots, t_q\}$ – множество временных задержек.

Возможны следующие модели: модель “жесткой” программной реализации функций

$$F = \langle A \rangle; \quad (2)$$

модель программной реализации функций с переменными параметрами

$$F = \langle A, T \rangle; \quad (3)$$

модель программной интерпретации описания (E) функций

$$F = \langle A, E \rangle. \quad (4)$$

Реализация модели (1) требует минимальных ресурсов и внутрисхемного программирования Flash-памяти МК. Модель (2) позволяет выполнять настройку параметров алгоритмов программированием EEPROM МК без изменения логики функционирования.

Особый интерес представляет модель (3), в которой набор операторов Y и временных задержек T реализованы программно, а логика процесса реализуется путем программной интерпретации изменяемого описания E в EEPROM или внешней памяти МК. Требуется получить компактное описание логики реализации заданных функций и модуль программной интерпретации этого описания с минимальными затратами ресурсов МК.

Анализ литературы. Современные микроконтроллеры имеют развитые средства внутрисхемного программирования на основе последовательных интерфейсов ISP и JTAG, которые могут быть связаны с интерфейсом RS232/485, аппаратно поддерживаемых асинхронным приемо-передатчиком (UART). Используются встроенные загрузчики программной Flash-памяти и EEPROM [3, 4]. Это позволяет реализовать модели (2), (3).

Модель (4) реализована в модулях фирмы Parallax на основе программной интерпретации текстового описания на языке Basic [3]. Сам интерпретатор сложен и обладает низкой скоростью интерпретации.

Специализированные языки, к которым относится, например, язык релейно-контактных схем (PKC) требуют значительных программных ресурсов и используются для программирования промышленных контроллеров на базе микропроцессоров.

Цель настоящей статьи состоит в представлении методики реализации модели (4) на микроконтроллерах с ограниченным объемом программируемой памяти программ и данных. Для этого решается задача табличного представления алгоритмов функционирования микроконтроллерных устройств и построения программных средств интерпретации таблицы и внесения изменений в нее.

Исходное описание функций устройств управления различным оборудованием с m входами X , n выходами Y и q временными задержками T представляется в виде таблиц [1, 5]. В табл. 1 содержится пример описания алгоритма управления некоторым объектом, где:

$$X = \{x_1, x_2, x_3, x_4, x_5, x_6, x_7\};$$

$$Y = \{y_1, y_2, y_3, y_4, y_5, y_6, y_7\};$$

$$T = \{t_1, t_2, t_3, t_4\}.$$

Строки таблицы соответствуют состояниям управляющего автомата, в столбце t_i указаны временные задержки, а в столбце T_i начало их формирования. В столбце Y содержатся комбинации операторов Y_i . Изменение состояний из s_i в s_j происходит при изменении сигналов из X или по истечении задержек из T . Такое описание управляющих автоматов принято в теории автоматов и применяется при описании на языках AHDL, VHDL функций цифровых устройств на ПЛИС [2].

Таблица 1

Описание алгоритма управления объектом

S_i	S_j	x_i	Y_i	T_i
S_0	S_1	x_3	Y_0	
S_1	S_2	x_2	Y_1	
S_2	S_3	x_4	Y_2	
S_3	S_4	x_5	Y_3	T_1
S_4	S_5	x_1	Y_4	
S_5	S_6	x_6	Y_5	
S_6	S_7	t_1	Y_6	
S_7	S_8	t_2	Y_7	T_2
S_8	S_9	t_3	Y_8	T_3
S_9	S_{10}	x_7	Y_9	
S_{10}	S_{11}	x_4	Y_{10}	T_4
S_{11}	S_0	t_4	Y_{11}	

Цикл управления включает 12 состояний – s_0, \dots, s_{11} . Действия в каждом состоянии определяются следующим образом:

$$s_j = H(s_i, x_i, t_i); Y_i = G(s_i), T_i = P(s_i). \quad (5)$$

Здесь $i = 0 \dots 12; j = 0 \dots 11$; $H(s_i, x_i, t_i)$ – таблица переходов (табл. 2), $G(s_i)$ – таблица операторов, $P(s_i)$ – таблица временных задержек. В табл. 3 объединены $G(s_i)$ и $P(s_i)$.

Таблица 2

Состав $H(s_i, x_i, t_i)$

S_j	S_i	x_i	t_i
S_0	S_1	x_3	–
S_1	S_2	x_2	–
S_2	S_3	x_4	–
S_3	S_4	x_5	
S_4	S_5	x_1	–
S_5	S_6	x_6	–
S_6	S_7	t_1	–
S_7	S_8	t_2	t_1
S_8	S_9	t_3	t_2
S_9	S_{10}	x_7	t_3
S_{10}	S_{11}	x_4	–
S_{11}	S_0	t_4	–

Таблица 3

Состав $G(s_i), P(s_i)$

S_j	Y_i	T_i
S_0	Y_0	–
S_1	Y_1	–
S_2	Y_2	–
S_3	Y_3	T_1
S_4	Y_4	–
S_5	Y_5	–
S_6	Y_6	–
S_7	Y_7	T_2
S_8	Y_8	T_3
S_9	Y_9	–
S_{10}	Y_{10}	T_4
S_{11}	Y_{11}	–

В модели (4) может использоваться как описание в виде таблицы 1, так и в виде двух таблиц (табл. 2, 3) после кодирования s_i, x_i, t_i, T_i . С точки зрения экономии памяти, занимаемой таблицами, предпочтительнее использовать таблицы 2, 3.

В общем случае табл. 1 соответствует графу перехода автомата с V вершинами и W дугами. Тогда таблицы 1 и 2 содержат W строк, а таблица 3 – V строк. Общая длина строки в кодированной табл. 1 составляет

$$R_1 = 2 \times \lceil \log_2 W \rceil + \lceil \log_2 m \rceil + \lceil \log_2 q \rceil + n + q.$$

Общая длина строки в кодированной табл. 2 составляет

$$R_2 = 2 \times \lceil \log_2 W \rceil + \lceil \log_2 m \rceil + \lceil \log_2 q \rceil.$$

а в табл. 3 –

$$R_3 = n + q.$$

Для графа переходов $W = V \times c$, где $1 \leq c$ – среднее число исходящих дуг из вершины графа. В рассматриваемом примере $c = 1$. Легко определить, что табл. 2, 3 по объему меньше на

$$D = (W - V) \times (n + q) = \lceil V \times (c - 1) \times (n + q) / 8 \rceil \text{ байт.}$$

При $c = 2$, $V = 16$ и прочих параметрах примера получим $D = 176$ байт, что существенно при использовании внутреннего EEPROM МК.

Структура данных таблицы описания. При размещении табл. 2 и 3 в EEPROM МК, имеющей байтовую организацию, для каждой строки необходимо использовать $b_2 = R_2/8$ и $b_3 = R_3/8$ последовательных байт. Для приведенного примера $b_2 = b_3 = 2$ и общий объем таблиц для $V = 16$ и $W = 32$ составляет 92 байта.

Для $V \leq W \leq 255$ формат данных приведен в табл. 4. В EEPROM МК объемом U байт можно описать граф с числом вершин

$$V = \frac{U - 2}{3 \cdot c} - 1.$$

Для характерных значений $U = 128$ (256, 512) и $c = 2$ получим $V = 20$ (41, 82) соответственно.

Интерпретатор данных таблицы имеет переменные, отображающие состояния S_i, S_j, X_i, Y_i, T_i . Параметры W, V определяют размер табличного описания переменной длины. По значению W определяется положение строк табл. 2, положение V и строк табл. 3. В соответствии с (5), при возникновении событий последовательно извлекаются строки таблиц для получения кодов нового состояния и выходов.

При моделировании на AVR микроконтроллерах [3] обработка данных из таблиц и переход в новое состояние занимает менее 5 мкс.

Формат табличных данных

W	
S ₀	
S _j	
X ₀	T ₀
...	
S _i	
S _j	
X _{W-1}	T _{W-1}

V	
Y ₀	
Y ₀	T ₀
Y ₁	
Y ₁	T ₁
...	
Y _{V-1}	
Y _{V-1}	T _{V-1}

Выводы. В памяти микроконтроллера может храниться табличное описание достаточно сложных алгоритмов управления. При использовании внешних запоминающих устройств сложность алгоритмов практически не ограничена. Это описание может программно изменяться, что повышает гибкость микроконтроллерных устройств. Высокая скорость реализации алгоритмов позволяет строить быстродействующие устройства управления.

ЛИТЕРАТУРА

1. Хоуп Г. Проектирование цифровых вычислительных устройств на интегральных микросхемах. Пер. с англ. – М.: Мир, 1984. – 400 с.
2. Антонов А.П. Язык описания цифровых устройств AlteraHDL. – М.: Радио-соефт, 2002. – 224 с.
3. Предко М. Микроконтроллеры. Ч. 2. – М.: Солон, 2002. – 372 с.
4. Стрепко І.Т., Тимченко О.В., Дурняк Б.В. Проектування систем управління на однокристальних мікро-ЕОМ. – К.: Фенікс, 1998. – 286 с.
5. Сташин В.В., Урусов А.В., Мологонцева О.Ф. Проектирование цифровых устройств на однокристальных микроконтроллерах. – М.: Энергоатомиздат, 1990. – 183 с.

Поступила 10.04.2003

ПЛАХТЕЕВ Анатолий Павлович, канд. техн. наук, доцент, доцент кафедры автоматизации ХНАДУ. В 1976 году окончил Харьковское ВКНУ. Область научных интересов – автоматизация и компьютерно-интегрированные технологии.

ПЛАХТЕЕВ Сергей Анатольевич, инженер. В 2000 году окончил Харьковский военный университет. Область научных интересов – информационные технологии.