

ВОПРОСЫ ВЫБОРА КРИТЕРИЯ ЭФФЕКТИВНОСТИ СБИС, ПРОЕКТИРУЕМЫХ В САПР, ОСНОВАННОЙ НА ПРОСТРАНСТВЕННО-ВРЕМЕННОЙ МОДЕ- ЛИ

к.т.н. О.И. Богатов, Е.Е. Кондратьева, В.Н. Кондратьев, Г.И. Стопченко

Для систем автоматизированного проектирования (САПР), основанной на пространственно-временной модели, обсуждается вопрос выбора критерия эффективности сверхбольших интегральных схем (СБИС) с учетом возможностей перспектив развития СБИС-технологии.

Постановка проблемы. Для оценки качества цифровых устройств, базируемых на СБИС-технологии, в технических заданиях на их разработку должен присутствовать один количественный комплексный показатель, неразрывно связанный с основными параметрами проектируемого устройства. Отсюда возникает проблема определения критерия эффективности СБИС, проектируемых в САПР, в основу которой положена пространственно-временная модель [1, 2].

Анализ последних достижений и публикаций. В монографии американских исследователей [3] рассматривается широкий круг вопросов, связанных с разработкой СБИС, сложность которых соответствует миллиону и более транзисторов на кристалле, в том числе и проблема разбиения графа проектируемой системы на модули, каждый из которых может быть реализован на одном кристалле. Программируемые пользователем СБИС с таким уровнем сложности выпускаются американскими фирмами Altera, Xilinx и уже широко применяются при проектировании в мировой практике. В монографии показана роль такого параметра системы, как число выводов, которое в перспективе должно расти. С другой стороны, в монографии показано, что с ростом этого параметра увеличивается время реализации системой основного алгоритма, которое является одним из основных показателей системы. Поэтому необходим такой критерий эффективности системы, в котором были бы учтены как время реализации алгоритма, так и число выводов системы.

В [1, 2] проблема разбиения системы, реализующей заданный алгоритм, решается автоматически, исходя из записи алгоритма. Однако, как следует из последней из указанных выше статей, метод позволяет получать несколько

устройств с одним и тем же значением времени реализации алгоритма.

Цель статьи: обсуждение с различных точек зрения известных критериев эффективности с целью выбора такого критерия, который, с одной стороны, учитывал бы как время реализации алгоритма, так и число выводов системы, а с другой, при использовании метода автоматизированного проектирования цифровых систем, основанного на пространственно-временной модели, соответствовал бы однозначному решению задачи построения устройства на СБИС для схемной реализации заданного алгоритма.

1. Анализ известных критериев эффективности цифровых устройств. Для оценки эффективности универсальных вычислительных систем вычислительных машин Глушковым [4] был предложен критерий стоимости s машинной операции как $s = S(T)/N(T)$, где $S(T)$ – затраты на амортизацию и эксплуатацию ЦВМ за время T , а $N(T)$ – количество эффективных операций, выполненных за время T . Под эффективными понимаются операции, составляющие содержание алгоритма, т.е. неизменно присутствующие в алгоритме независимо от формы машинной реализации. Наиболее эффективными считаются вычислительные машины с наименьшим значением s . Однако, как отмечает С. Кун [5], для систем, выполненных по СБИС-технологии, необходим новый критерий эффективности, учитывающий временную и пространственную сложность алгоритма. В [6] рассматривается связь быстродействия со стоимостью вычислительных систем, которая определяется зависимостью

$$V = K \cdot S^2.$$

Свойство систем, проявляющееся в увеличении быстродействия V , пропорционально квадрату стоимости S , называется законом Гроша. В [6] также отмечается, что в области больших значений быстродействия имеет место $V = K \cdot S$ или даже $V = K \cdot S^{1/2}$. В [7] рассматривается критерий сложности, который учитывает как временную, так и пространственную сложность реализации алгоритма на СБИС.

Наиболее распространенным считается критерий AT^2 , где A – площадь кристалла, а T – время реализации алгоритма. Этот критерий обосновывается тем, что он служит мерой информационного обмена между двумя разделенными пополам областями размещения процессоров в кристалле. Однако другой видный специалист в области проектирования СБИС С. Кун [5] резко отрицательно относится к данному критерию. Одной из причин он считает, что существуют и другие интересные исследования по критериям типа $f(A, T)$, хотя при этом тут же ссылается на Ульмана [7].

Другой причиной он считает, что выбор конкретного критерия эффективности должен диктоваться областью приложения. Так, в системах военного назначения, работающих в реальном масштабе времени, параметру T должен приписываться больший вес, в то время как в системах массового потребления этот параметр не является достаточно критичным и следует отдавать предпочтение параметру A , определяющему экономические характеристики изделия, разработанного на основе СБИС. Естественно, с этим нельзя не согласиться, так как в первую очередь должны быть выполнены все пункты технического задания. Однако, на наш взгляд, мы не должны игнорировать критерий AT^2 , хотя следует учитывать и другие критерии типа $f(A, T)$. Более того, следует учитывать также наиболее близкие к нему критерии типа $f(N, T)$, где N – число выводов СБИС. Это положение полностью согласуется с [8]. Для обоснования этого обратимся к перспективам дальнейшего развития СБИС, изложенными в [3].

2. Обоснование необходимости учета числа выводов в процессе разработки цифровых устройств на СБИС. Согласно [3] для выполнения требования о достижении крайне высокой функциональной производительности необходима высокая степень параллелизма в общей системе. Однако из ограничений, связанных с известным в литературе законом Эмдала [3], заключающемся в том, что повышение быстродействия с увеличением параллелизма растет медленнее, чем по линейному закону, следует, что в отдельном процессорном элементе должно достигаться максимально возможное быстродействие. Это является еще одной движущей силой, заставляющей стремиться к дальнейшей миниатюризации [3].

Многие известные разработчики утверждают [3], что без серьезных усовершенствований архитектуры даже появление приборов с нулевыми задержками не позволит увеличить быстродействие проектируемых устройств более, чем на 20 %, так как определяющую ограничивающую роль будут играть задержки в соединениях.

По общему мнению, высокий уровень интеграции в конечном счете повлечет за собой резкое увеличение числа выводов, расположенных по его периферии (или распределенных по всей его площади). Это обстоятельство привело к ряду исследований, которые дали результаты в виде соотношения, получившего название ”правило Рента”. Это эмпирическое соотношение дает для данного размера модуля связь между числом выводов и числом вентилях (или эффективным числом функциональных блоков):

$$N = K \cdot V^p,$$

где N – общее число выводов; V – число блоков; p – некоторый показатель

степени. Значения B и p лежат в пределах $3 - 5$ и $0,6 - 0,7$ соответственно.

В [3] отмечается, что число блоков может быть заменено на число вентиляй, в результате получается следующая зависимость:

$$N = C \cdot G^r,$$

где C – общее число вентиляй; r – находится в пределах и $0,5 - 0,6$, а G – число выводов в модуле.

Тогда средняя длина R соединений может быть задана соотношением

$$R = G^m,$$

где $m = p - 0,5$, если $p > 0,5$. В случае, когда $p < 0,5$ было установлено, что R не зависит от числа вентиляй в схеме. Этот результат имеет большое значение, как было установлено, что для СБИС с высоким уровнем интеграции $p = 0,2$. Так, для схем с высокой степенью интеграции $C = 7$, $r = 0,21$. Эти схемы получили название схем с функциональным разбиением. К ним относятся ЗУ, умножители и мультиплексоры. Для них получим, что средняя длина R соединений будет составлять $2,95$ размера схемного блока, в то время как при $p = 0,55$ значение R составит $20,8$ размеров схемного блока. На этом уровне между схемами, в которых соединения играют ограничивающую роль, и схемами с высоким уровнем интеграции, различие в средней длине соединений достигает порядка 10 . Такое же различие будет сохраняться и в величине емкости соединений, переключаемой каждым отдельным вентиляем, а следовательно и во времени задержки. Таким образом, из всестороннего анализа перспектив развития СБИС-технологии в [3] следует, что число выводов является одним из важных показателей, которые должны быть учтены в критерии эффективности СБИС.

Соображения, которые привели к идеям, подобным правилу Рента, заключаются в следующем: проблема проектирования системы для схемной реализации конкретного алгоритма на СБИС состоит в разбиении графа системы на подходящие модули, каждый из которых может представлять собой отдельный кристалл [3], причем при этом должно быть сведено к минимуму суммарное число выводов и соединений. Каждое возможное объединение блоков в модули определяет необходимую систему соединений модулей друг с другом, поэтому суммарное число выводов и соединений зависит от выбранного разбиения. В [1] была предложена методика определения структуры системы на программируемых СБИС, реализующей данный алгоритм, исходя лишь из записи самого алгоритма с использованием пространственно-временной модели, названной ST-моделью.

3. Коррекция ST-модели. В данном случае можно считать, что каждый

модуль в системе представлен соответствующей ST-моделью, которая характеризуется некоторыми параметрами σ и τ . Для более эффективного учета параметра σ , определяющего объем соединений и выводов в системе автоматизированного проектирования в ST-модели [1] целесообразно переопределить значение параметра σ , выбрав его значением $\sigma = \sigma_0 + \sigma_1$ вместо $\sigma = \max(\sigma_0, \sigma_1)$. Это даст возможность автоматизировать процесс определения состава системы на уровне модулей, имеющих однородную структуру, со всеми их связями между собой, а также описание выводов всей системы. Множество выводов всей системы в таком случае получается в результате теоретико-множественного объединения значений σ всех ST-моделей, характеризующих каждый модуль. С точки зрения схемной реализации это обозначает, что для каждого шага алгоритма существует альтернатива: либо число выводов модуля, соответствующего данному шагу, увеличивается на величину σ соответствующей ST-модели, либо время реализации по сравнению с предшествующим шагом увеличивается на величину τ ST-модели. Если при этом использовать максимальную конвейеризацию [5], которую позволяет выполнить методика проектирования, основанная на пространственно-временной модели, то получим систему, реализующую заданный алгоритм, с минимальным числом выводов. В [2] был приведен пример формального перехода от алгоритма к структуре системы, реализующий данный алгоритм с широким спектром пространственно-временных параметров, характеризующих эту систему. Для сравнения систем с одним и тем же значением времени T реализации алгоритма в качестве критерия эффективности предполагается использовать NT или NT^2 .

Выводы. В материалах статьи показано следующее.

1. Такие показатели качества системы, реализующей заданный алгоритм, как время реализации и количество выводов являются противоречивыми. Количество выводов влечет за собой увеличение средней суммарной длины соединений, которая, в свою очередь, влечет за собой увеличение постоянной времени RC , определяющую задержку прохождения сигналов от входа к выходу, т.е. время реализации алгоритма проектируемой системой.

2. Существует способ уменьшить влияние числа выводов на время реализации за счет использования функционального разбиения [3], которое позволяет выполнить метод автоматизированного проектирования на основе пространственно-временной модели за счет максимальной конвейеризации [5]. Однако полностью избежать указанного выше противоречия не удастся. Поэтому необходим критерий эффективности, учитывающий оба показателя

качества одновременно. Таким критерием может быть NT или NT^2 в зависимости от того, к какому показателю согласно техническому заданию проектируемая система более критична.

3. Для того, чтобы метод автоматизированного проектирования на основе пространственно-временной модели позволял сразу получить все множество выводов и соединений в проектируемой системе без выполнения дополнительных действий, в статье было предложено переопределение одного параметра пространственно-временной модели, не затрагивающее метода в целом.

4. Чтобы избежать в процессе моделирования переборных в процессе нахождения оптимального варианта предполагается в дальнейшем выполнить ряд исследований по выбору математического метода оптимизации, который априори мог бы гарантировать получение оптимального варианта.

ЛИТЕРАТУРА

1. Богатов О.И., Низовцев А.В., Кондратьева Е.В., Кондратьев В.Н., Прокопенко И.И. Предпосылки создания метода автоматизированного проектирования цифровых систем, основанного на пространственно-временной модели // Системы обработки информации. – Х.: НАНУ, ПАНМ, ХВУ, 2002. – Вып. 4(20). – С. 116 – 123.
2. Богатов О.И., Низовцев А.В., Кондратьева Е.В., Кондратьев В.Н., Прокопенко И.И. О возможностях непосредственной реализации принципа от алгоритма к структуре // Системы обработки информации. – Х.: НАНУ, ПАНМ, ХВУ, 2002. – Вып. 5(21). – С. 257 – 263.
3. Ферри. Д, Эйкерс Л., Гринич Э. Электроника ультрабольших интегральных схем. – М: "Мир", 1991. – 327 с.
4. Глушков В.М. Два универсальных критерия эффективности вычислительных машин // Доклады АН УССР. – 1960. – № 4. – С. 477 – 481.
5. Кун С. Матричные процессоры на СБИС. – М: Мир, 1991. – 670 с.
6. Майоров С.А., Новиков Г.И. Принципы организации цифровых машин. – Л.: Машиностроение, 1974. – 428 с.
7. Ульман Дж. Вычислительные аспекты СБИС. – М.: Радио и связь, 1990. – 480 с.
8. Карцев М.А., Брик В.А. Вычислительные системы и синхронная арифметика. – М.: Радио и связь, 1981. – 360 с.

Поступила 14.07.2003

БОГАТОВ Олег Игоревич, к.т.н., начальник НИО при ХВУ. В 1983 году окончил Киевское ВИРТУ. Области научных интересов – параллельная обработка информации, САПР.

КОНДРАТЬЕВА Елена Владимировна, инженер ИВЦ ХВУ. В 1998 году окончила ХГПУ. Области научных интересов – системы автоматизированного проектирования.

КОНДРАТЬЕВ Владимир Николаевич, инженер ИВЦ ХВУ, окончил ХПИ в 1961 году. Область научных интересов – системы автоматизированного проектирования.

СТОПЧЕНКО Геннадий Иванович, доцент кафедры ХНУРЭ, окончил ХИРЭ в 1973

году. Области научных интересов – методы принятия решений, экспертные системы.