

УДК 681.325

Н.В. Белова, В.Г. Лобода, Р.Я. Умяров

Харьковский национальный университет радиоэлектроники, Харьков

**О СИСТЕМОТЕХНИЧЕСКОМ СИНТЕЗЕ СПЕЦИАЛИЗИРОВАННОГО ПРОЦЕССОРА**

На базе общего алгоритма структурно-функционального синтеза вычислительных систем построена функциональная структура процессора для решения частной задачи подсистемы технического зрения. Системотехнический синтез специализированного процессора заканчивается разработками электрических структурных схем.

**Ключевые слова:** техническое зрение, процессор, алгоритм, координаты точек, узел, структура, время цикла.

**Введение**

По характеру решаемых задач процессоры ЭВМ принято подразделять на специализированные (предназначенные для решения конкретных задач) и процессоры общего назначения (для широкого круга задач). Структурно-алгоритмическая организация процессоров позволяет переходить от систем общего назначения к проблемно-ориентированным системам с улучшенными технико-экономическими характеристиками. Причем функциональная ориентация процессоров рассматривается как одно из возможных средств проблемной ориентации [1].

Сфера применения специализированных и ориентированных процессоров весьма обширна, поэтому, несомненно, что предлагаемая тема статьи актуальна. Аналитический обзор источников по этому направлению, а также теоретические предпосылки приведены в [2]. Поэтому авторы оставили за собой право не повторять их в предлагаемой работе.

**Целью данной статьи** является реализация частного прикладного алгоритма для подсистемы технического зрения [3] на основе идей, изложенных в работе [2].

**Исходные данные для синтеза**

Необходимо построить устройство обработки данных (УОД), которое определяет положение движущегося объекта в поле зрения робота на каждом кадре изображения. Изображение, полученное с датчика, преобразуется в цифровую форму и представляется в виде матрицы размерностью  $M \times N$  точек ( $M = N = 128$ ). Каждая точка представляет собой яркость, которая закодирована 8 разрядами.

Размеры объекта  $m \times n$  точек ( $m = n = 16$ ). Положение объекта определяется путём нахождения координат точки, в которой принимает минимальное значение корреляционная функция  $R$  исходного и эталонного изображения. Минимум функции  $R$  ищется на каждом кадре в поле  $U$  размерностью  $g \times p$  ( $g = p = 5$ ). Корреляционная функция для точки с координатами  $l, k$  в поле  $U$  вычисляется по формуле:

$$R_{lk} = \sum_{i=1}^m \sum_{j=1}^n |a_{i+1-m/2; j+k-n/2} - b_{ij}|,$$

где  $a_{i+1-m/2; j+k-n/2}$  – точки исходного изображения;  
 $b_{ij}$  – точки изображения эталона.

Начальное положение центра области  $U$ :

$$X_{\text{цн}} = M/2; Y_{\text{цн}} = N/2.$$

Частота смены кадров — 50 Гц.

Координаты объекта должны быть определены за время существования одного кадра.

**Этап системного проектирования**

На этом этапе необходимо разработать общий алгоритм функционирования системы технического зрения и её структурную схему.

Исходя из задания на проектирование системы технического зрения (СТЗ), она должна выполнять следующие функции:

- преобразование аналогового сигнала, поступающего с датчика ( $D$ ) в цифровую форму;
- запоминание цифровых значений яркости точек в памяти;
- чтение цифровых значений яркостей точек исходного и эталонного изображений и вычисление функции корреляции;
- нахождение минимального значения функции корреляции в области  $U$  и выдача новых координат области  $V$ .

Преобразование аналогового сигнала и запись полученного цифрового значения должен осуществлять блок аналого-цифрового преобразователя (АЦП).

Для запоминания полученных цифровых значений яркостей точек необходимо оперативное запоминающее устройство изображения (ОЗУИ). Объём его определяется максимальными размерами представления изображения, то есть  $(M \times N)$  8 разрядных ячеек. Требуемый объём ОЗУИ равен 16 Кбайт. Для хранения эталона необходимо иметь постоянное ЗУ объёмом  $m \times n$  байт (ПЗУ), т.е. 256 байта.

Чтение данных из ОЗУИ и ПЗУ, вычисление функций корреляции, нахождение минимального значения  $R$  и определение новых координат области  $U$  должно производиться вычислительным устройством (ВУ).

Для хранения новых координат необходимы два регистра  $PX$  и  $PY$ . Запуск и останов ВУ производятся с пульта управления (ПУ). На рис.1. показана общая структура СТЗ.

Блок АЦП синхронно с частотой дискретизации осуществляет запись информации в ОЗУИ. По окончании записи одного кадра он выдаёт сигнал конца записи  $EW$ . ВУ опрашивает сигнал  $EW$  и, получив его, переходит на следующем кадре к вычислению функций корреляции и нахождению их минимума. Затем ВУ записывает в регистры  $PX$  и  $PY$  значения найденных координат и переходит к опросу сигнала  $EW$ .

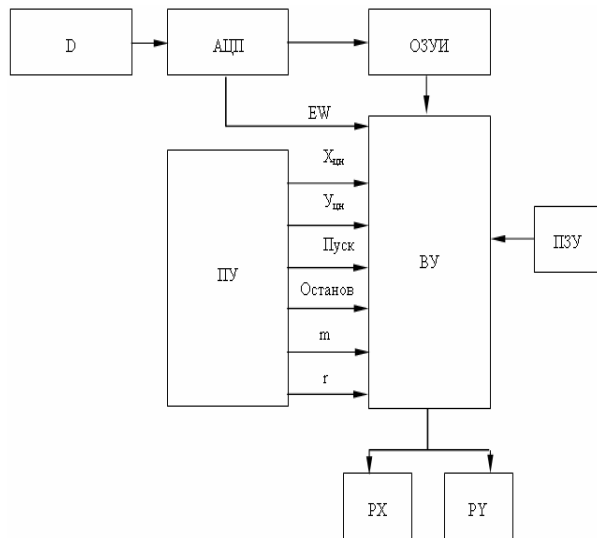


Рис. 1. Общая структура СТЗ

Таким образом, доступ к ОЗУИ имеют поочередно блок АЦП (по записи) и ВУ (по чтению).

### Алгоритмическое и структурное обеспечение

Организация блоков АЦП, ОЗУИ, ПЗУ трудности не представляет. Они выполняются по стандартным решениям. Остановимся на проектировании ВУ. Оно должно на каждом кадре осуществлять формирование координат точек области  $U$ , вычисление функций корреляции  $R$  в каждой из этих точек, для чего необходимо вычислять адреса точек исходного и эталонного изображений, находить минимальные значения функции корреляции и координат точки.

Внешний интерфейс ВУ:

$D_1$  – информационная шина с ОЗУИ;

$D_2$  – информационная шина с ПЗУ;

«Пуск», «Ост» – линии для передачи сигналов «Пуск» и «Останов» с ПУ;

$EW$  – линия передачи сигнала  $EW$  с блока АЦП;

$X_{цн}$ ,  $Y_{цн}$  – шины ввода начальных координат;

$A_1$  – шина адреса на ОЗУИ;

$A_2$  – шина адреса на ПЗУ;

$X, Y$  – шины координат  $X$  и  $Y$ .

Определим необходимые внутренние запоминающие элементы:

регистры  $X_{ц}$ ,  $Y_{ц}$  и  $X_{т}$ ,  $Y_{т}$  – для хранения координат соответственно центра и точек области  $U$ ;

$X'_т$ ,  $Y'_т$  – для хранения текущих координат точек «окна» вычисления функции  $R$ ;

$AC$  – для формирования текущего значения функции  $R$ ;

$R_{min}$  – регистр минимального значения функции корреляции;

$m, n$  – для хранения размеров «окна»;

$r, p$  – для хранения размеров области  $U$ ;

$Q$  – рабочий регистр;

счётчики  $k, l$  – для организации циклов сканирования области  $U$ ;

$i, j$  – для организации циклов сканирования «окна» вычисления функции  $R$ .

Так как  $m = n$  и  $r = p$ , то необходимо иметь только по одному регистру ( $m$  и  $r$ ).

Определим разрядность регистров.

Все регистры координат имеют одну разрядность, определяемую как  $\lceil \log_2 M \rceil$ . В данном случае разрядность должна быть равна 7. Так как организация микросхем такова, что разрядность кратна 2, выбираем разрядность регистров  $X_{ц}$ ,  $Y_{ц}$ ,  $X_{т}$ ,  $Y_{т}$ ,  $X'_т$ ,  $Y'_т$  равной 8.

Разрядность  $AC, R_{min}$  определяется максимально возможным значением функции корреляции. Максимальное значение получается, если яркости всех точек в «окне» исходного изображения максимальны ( $2^8 - 1$ ), а яркости всех точек эталонных – минимальны (0). В этом случае максимальное значение равно  $2^6(2^8 - 1)$ . Следовательно, необходимо иметь 14 разрядов. Принимаем разрядность регистров  $AC$  и  $R_{min}$  равной 16. Разрядность регистра  $Q$  может быть равна 8. Количество разрядов регистров  $m, r$  и счётчиков  $k, l$  и  $i, j$  равно соответственно  $\lceil \log_2 m \rceil$  и  $\lceil \log_2 r \rceil$ , т. е. четырём и трём.

Шина  $A_1$  формируется из выходов регистров  $X'_т$  и  $Y'_т$ , а шина  $A_2$  — из  $i$  и  $j$ . Алгоритм функционирования ВУ показан на рис. 2. В зависимости от требований к будущим аппаратным затратам и быстродействию данный алгоритм может быть реализован различными способами. По аппаратным затратам самой экономичной является реализация, при которой все операции над регистрами выполняются на одном блоке обработки.

Однако при этом все операции выполняются последовательно и значит, быстродействие самое низкое.

Самой быстродействующей является реализация, при которой все возможные для совмещения операции выполняются на своих блоках обработки.

Исходя из алгоритма, можно выделить следующие параллельно работающие блоки:

– арифметический (АР);

– формирование координаты  $X$  адреса (АХ);

– формирование координаты  $Y$  адреса – (АУ);

- счётчиков (СК);
- управления (БУ).

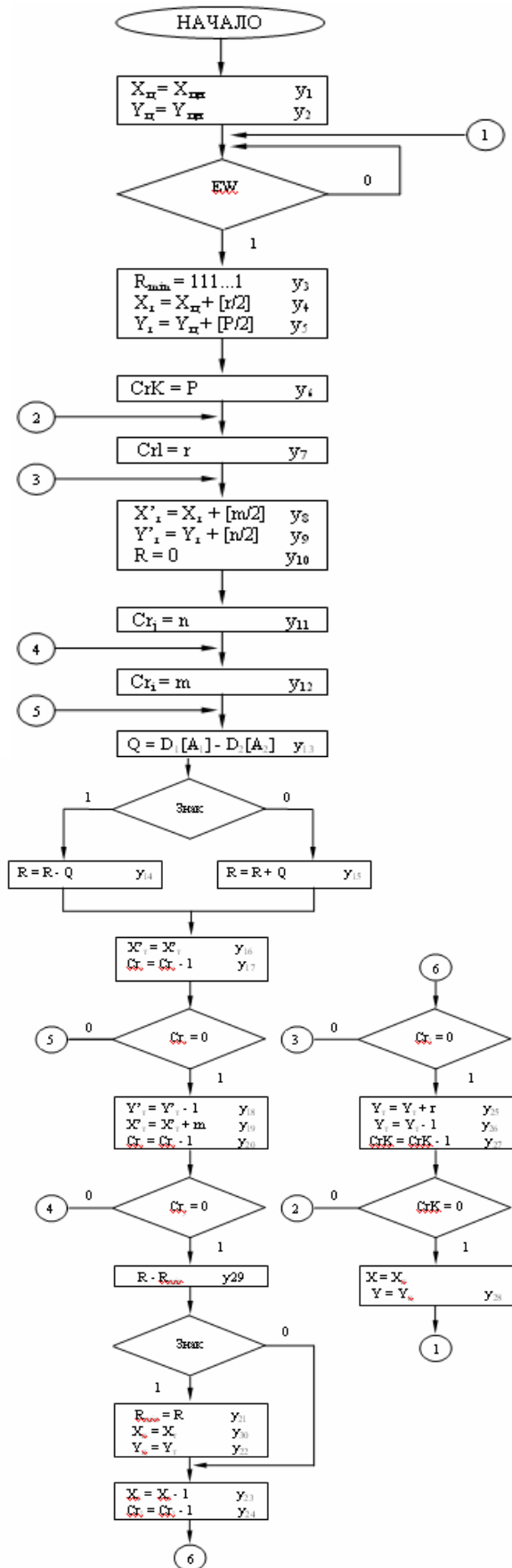


Рис. 2. Алгоритм функционирования БУ

Блоки AP, AX, AY, СК образуют операционный блок. Структурная схема для такого разделения изображена на рис. 3.

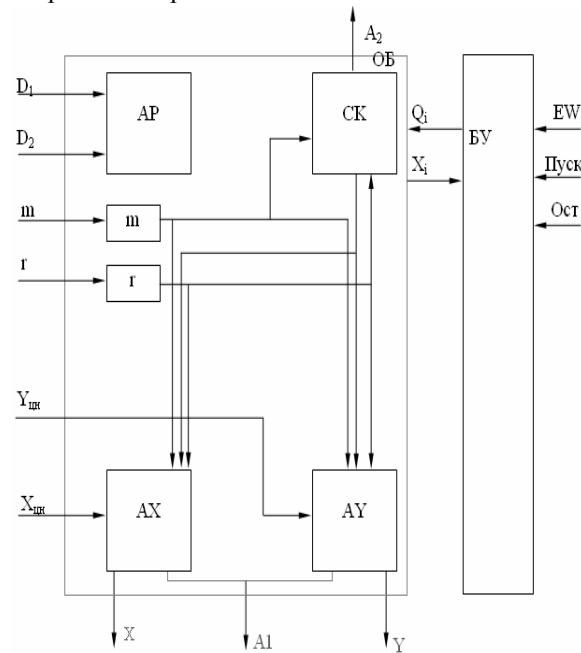


Рис. 3. Структурная схема операционного блока

Арифметический блок выполняет микрокоманды  $y_3, y_{10}, y_{14}, y_{15}, y_{29}, y_{21}$ . Блок формирования координаты AX выполняют микрокоманды  $y_1, y_4, y_8, y_{16}, y_{19}, y_{30}, y_{23}, y_{25}$ . Блок формирования координаты AY аналогичен блоку AX и служит для выполнения микрокоманд  $y_2, y_5, y_9, y_{18}, y_{22}, y_{26}$ . Блок счётчиков служит для организации циклов и выполняет микрокоманды  $y_6, y_7, y_{11}, y_{12}, y_{17}, y_{20}, y_{24}, y_{27}$ . Блок управления предназначен для формирования управляющих сигналов  $a_i$ , подаваемых на все блоки, для организации условных и безусловных переходов. Условные переходы производятся по сигналам: внешних условий ( $X_1$ ), арифметического блока ( $X_2$ ), с блока счётчиков ( $X_3...X_6$ ).

На рис. 4 показан пример организации арифметического блока ( $M_1$  и  $M_2$  – мультиплексоры; АЛУ – арифметико-логическое устройство;  $a_i$  – управляющие сигналы).

Блок управления может выдавать на каждый из блоков код микрокоманды, который с помощью дешифратора переводится в набор управляющих сигналов  $a_i$ . Организация блока AX (AY) показана на рис. 5, а схема блока счётчиков на рис. 6. Определим теперь для такой реализации время выполнения алгоритма, показанного на рис. 2.

$$T = [(((4m+3)n+6)r+3)p+4] t_{ц},$$

где,  $t_{ц}$  – время одного цикла. Время цикла определяется временем прохождения сигналов по самому длинному пути среди всех блоков. В рассматриваемом устройстве таким путём является: чтение данных из ОЗУИ и ПЗУ, прохождение через мультиплексоры  $M_1$  и  $M_2$  арифметического блока, выполнение операции на АЛУ и запись в регистр Q.

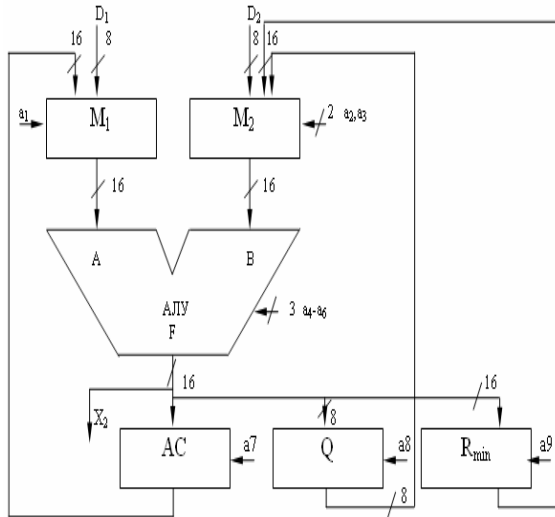


Рис. 4. Организация арифметического блока

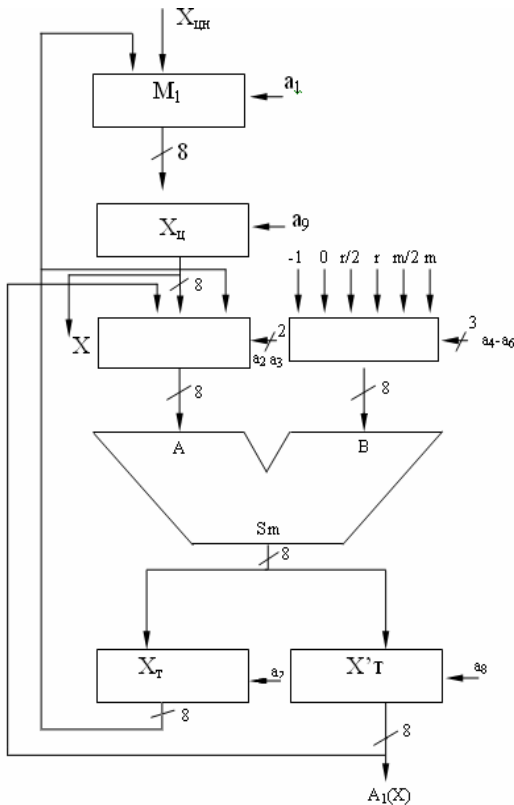


Рис. 5. Организация блока формирования координаты

В этом случае время цикла:

$$t_{ц} = t_{цт} + t_{м} + t_{АЛУ} + t_{Q}.$$

Если ввести конвейерные регистры на выходах ОЗУИ и ПЗУ, то время цикла можно уменьшить в два раза.

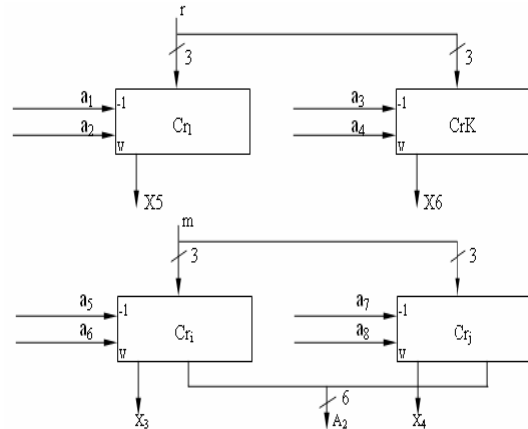


Рис. 6. Организация блока счётчиков

### Выводы

На базе общего алгоритма структурно-функционального синтеза вычислительных систем построена функциональная структура процессора для решения частной задачи подсистемы технического зрения. Системотехнический синтез специализированного процессора заканчивается разработками электрических структурных схем типа Э1 и Э2, что соответствует требованиям ГОСТ Украины.

### Список литературы

1. Белова Н.В. Основы построения ориентированных ЭВМ и систем / Н.В. Белова, С.Ф. Коряк, В.Г. Лобода. – Х.: СМІТ, 2007. – 148 с.
2. Лобода В.Г. Концепция построения структур функционально-ориентированных вычислительных устройств / В.Г. Лобода, Д.А. Петросов // АСУ и приборы автоматки. – Вып. 122. – 2003. – С. 61-71.
3. Гороховатский В.А. Методы та алгоритмы компьютерного зору / В.А. Гороховатский, Е.А. Матат, Е.П. Пуятин. – Х.: СМІТ, 2006. – 236 с.

Поступила в редколлегию 5.05.2009

Рецензент: д-р техн. наук, проф. И.В. Рубан, Харьковский университет Воздушных Сил им. И. Кожедуба, Харьков.

### ПРО СИСТЕМАТИЧНИЙ СИНТЕЗ СПЕЦІАЛІЗОВАНОГО ПРОЦЕСОРА

Н.В. Белова, В.Г. Лобода, Р.Я. Умяров

На базі загального алгоритму структурно-функціонального синтезу обчислювальних систем побудована функціональна структура процесора для вирішення задачі підсистеми технічного зору. Системотехнічний синтез спеціалізованого процесора закінчується розробками електричних структурних схем.

**Ключові слова:** технічний зір, процесор, алгоритм, координати точок, вузол, структура, час циклу.

### ABOUT SYSTEM-TEKHNIC SYNTHEIS OF THE SPECIALIZED PROCESSOR

N.V. Belova, V.G. Loboda, R.J. Umyarov

On the base of general algorithm of structure-funkcional synthesis of the computer systems the functional structure of processor is built for the decision of private task of technical sight subsystem. systems engineering the synthesis of the specialized processor ends with developments of electric diagrams of flows

**Keywords:** technical sight, processor, algorithm, co-ordinates of points, site, structure, time of cycle.