

МЕТОДИКА ФУНКЦИОНАЛЬНОГО ПРОЕКТИРОВАНИЯ МУЛЬТИПАРАЛЛЕЛЬНЫХ ПЕРЕСТРАИВАЕМЫХ СПЕЦПРОЦЕССОРОВ

Е.Г. Толстолужская
(представил д.т.н., проф. Г.А. Поляков)

Описывается формализованная постановка задачи функционального проектирования, определяется семантика основных этапов решения задачи проектирования и рассматривается обобщенная блок-схема формализованной методики функционального проектирования перестраиваемых мультипараллельных спецпроцессоров.

Постановка проблемы. К цифровым вычислительным средствам предъявляются крайне высокие требования по быстродействию. Выполнение этого требования обуславливает широкое применение аппаратно-реализованных перестраиваемых спецпроцессоров с параллельной обработкой данных. Это делает крайне актуальной задачу автоматизации проектирования высокопроизводительных реконфигурируемых параллельных спецпроцессоров.

Анализ последних достижений и публикаций. Анализ существующих Систем Автоматизированного Проектирования (Electronic Design Automation, EDA) [1 – 3] показывает, что они не могут обеспечить автоматическое проектирование цифровых устройств. Это обусловлено тем, что концепцией построения современных САПР/EDA является выполнение человеком наиболее сложных, неформализованных, творческих этапов системно-функционального проектирования, определяющих, в то же время, эффективность цифровых устройств, их сложность и сроки проектирования. Современные САПР/EDA представляют собой наборы программных средств, предназначенных для облегчения труда специалиста-проектировщика в процессе автоматизированного проектирования цифровых устройств.

Формулирование целей статьи. В статье излагается формализованная методика функционального проектирования аппаратно-перестраиваемых мультипараллельных спецпроцессоров (ПСП), предназначенных для решения заданных множеств задач, удовлетворяющих заданной системе требований и реализованных на основе заданного базиса стандартных библиотечных компонентов цифровой вычислительной техники.

Исследования и результаты. В качестве исходных данных для решения проектной задачи выступают:

- множество поведенческих описаний $Y = \{Y^v\}$, $v = 1 \dots kz$,

где kz – количество задач, представленных в конструктивной форме соответствующим множеством Си-программ задач $C = \{C^v\}$ [3];

- заданные для задач требования/ограничения

$$DLB^v = (T_{зАд}^v, F_{зАд}^v, Q_{зАд}^v),$$

определяющие предъявляемые к спецпроцессору требования по времени решения $T_{зАд}^v$ задач, тактовой частоте $F_{зАд}^v$, допустимой эквивалентной вентиляционной сложности $Q_{зАд}^v$;

- заданная база компонентов/элементов цифровой вычислительной техники [3]

$$B = \{B_p\}, \quad p = 1, 2, \dots, r = 1, 2, \dots, r,$$

где для компонентов/элементов B_p известны векторы технических характеристик компонентов (тип компонента, временные характеристики, сложность)

$$CV_p = (T_{Yp}, T_p, Q_p)$$

считаются заданными также библиотеки графических описаний компонентов/элементов;

- принимается, что может быть задан или не задан априорный состав методов параллельной обработки данных (совмещение независимых операций, конвейерный метод, кодово-матричный метод, декомпозиционный метод и параллельная смесь задач), используемых в проектируемом ПСП при решении различных задач, в виде множества выделяющих векторов [4]:

$$MP = \{MP^v\} = \{(s^v, p^v, d^v, m^v, j^v)\},$$

где $v = 1 \dots kz$ и конкретный параметр принимает значение 1 при использовании соответствующего метода параллельной обработки.

Результатами работы формализованной методики функционального проектирования ПСП должны являться:

- функциональная схема реконфигурируемого мультипараллельного спецпроцессора;
- множество временных моделей работы спецпроцессора, соответствующее заданному множеству задач, реализуемых спецпроцессором;
- оценки показателей эффективности ПСП и степени их соответствия заданной системе требований/ограничений.

Состав и назначение основных этапов формализованного функционального проектирования ПСП представлены на рис. 1.

Рассмотрим семантику различных этапов методики.

Первый этап (символ 1, рис. 1). Обеспечивает ввод в методику формализованных исходных данных, необходимых для проектирования.

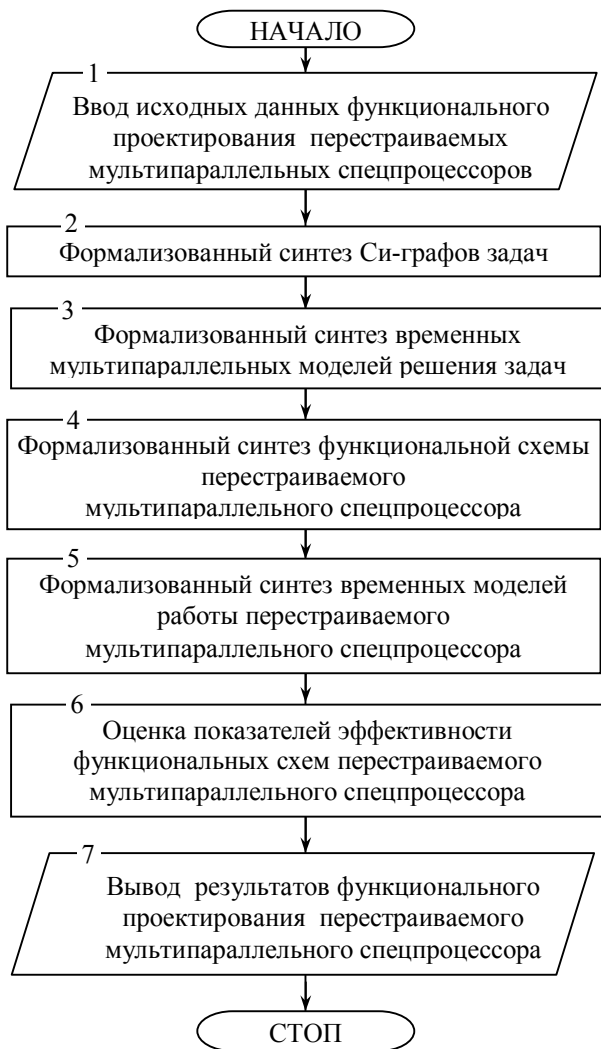


Рис. 1. Обобщенная блок-схема формализованной методики функционального проектирования перестраиваемых мультипараллельных спецпроцессоров

Второй этап (символ 2, рис. 1). Осуществляет преобразование множества Си-программ задач в формализованное представление в виде соответствующего множества Си-графов.

Третий этап (символ 3, рис. 1). На этом этапе обеспечивается решение следующих задач:

- формализованный переход от множества Си-графов задач к соответствующему множеству структурно-ориентированных мультипараллельных моделей решения задач, представляемых в формализованном виде множеством временных параллельных граф-схем (ВПГС) [5, 6]:

$$TG^v = TG(P^v, U^v, Y^v), \quad v = 1 \dots kz;$$

- расчет прогнозируемых оценок основных показателей эффективности объекта функционального проектирования – множества значений времени решения задач

$$T = \{T^v\}, \quad v = 1 \dots kz;$$

множества значений тактовой частоты

$$F = \{F^v\}, \quad v = 1 \dots kz;$$

прогнозируемого значения сложности Q ПСП;

- выбор (для применения в последующих этапах проектирования) мультипараллельных моделей решения задач, каждая из которых удовлетворяет заданной системе требований.

В качестве исходных данных при выполнении третьего этапа выступают множество $G = \{G(P^v, U^v)\}$, $v = 1 \dots kz$, Си-графов задач, базы требований/ограничений DLB^v , база данных компонентов/элементов $B = \{B_\rho\}$, $\rho = 1, 2, \dots, r$; множество выделяющих векторов параллельной обработки $MP = \{MP\} = \{(s^v, p^v, d^v, m^v, j^v)\}$, где $v = 1 \dots kz$.

Четвертый этап (символ 4, рис. 1). На данном этапе решаются следующие задачи:

- проектирование функциональной схемы операционного устройства (ФОУ) разрабатываемого ПСП;
- синтез функциональной схемы устройства управления (ФУУ) проектируемого ПСП;
- замыкание функциональных схем ФОУ и ФУУ в общую функциональную схему аппаратно-перестраиваемого спецпроцессора.

В качестве исходных данных при выполнении четвертого этапа выступают множество структурно-ориентированных мп-моделей решения задач, представленных соответствующими ВПГС $TG^v = TG(P^v, U^v, Y^v)$, $v = 1, \dots, kz$, и множество стандартных компонентов $B = \{B = B_\rho\}$, $\rho = 1, 2, \dots, r$.

Пятый этап (символ 5, рис. 1). Выполняет формализованный синтез множества $FG = \{FG^H\}$, $v = 1, \dots, kz$, временных мультипараллель-

ных моделей работы функциональной схемы спецпроцессора при решении задач с представлением результатов в виде соответствующего множества ВПГС $FG^v = FG(P^v, U^v, Y^v)$, $v = 1 \dots kz$.

В качестве исходных данных при выполнении пятого этапа выступают структурно-ориентированные мультипараллельные модели решения задач, представленные соответствующими ВПГС $TG^v = TG(P^v, U^v, Y^v)$, $v = 1 \dots kz$, и общая функциональная схема аппаратно-перестраиваемого мультипараллельного спецпроцессора.

Шестой этап (символ 6, рис. 1) осуществляет:

- расчет значений показателей эффективности функциональной схемы аппаратно-перестраиваемого мультипараллельного спецпроцессора (времени решения задач, тактовой частоты, сложности);
- выполняет оценку степени удовлетворения заданной системы требований устройством.

В качестве исходных данных шестого этапа выступают множество мультипараллельных моделей работы функциональной схемы спецпроцессора при решении заданного множества задач, функциональная схема спецпроцессора и множество стандартных компонентов $B = \{B_\rho\}$, $\rho = 1, 2, \dots, r$.

Седьмой этап (символ 7, рис. 1) осуществляет вывод результатов функционального проектирования:

- базы данных компонентов/элементов, использованных при проектировании мп-спецпроцессора;
- функциональной схемы спроектированного спецпроцессора;
- множества временных моделей работы спроектированного ПСП, соответствующего заданному множеству задач, реализуемых спецпроцессором;
- оценок показателей эффективности ПСП (значений T^v времени решения задач, величины снижения временных затрат DT^v на параллельное решение задач по сравнению с их последовательным выполнением, среднее приведенное быстродействие $BB(Y)$, степень $S(Y)$ загрузки/использования оборудования мп-ПСП, эквивалентной вентильной сложности Q , тактовой частоты F , показателя эффективности распараллеливания $R(Y)$), а также степени их соответствия заданной системе требований.

Выводы. 1. Основными проблемами существующих EDA являются:

- проблема SoC (System-on-Chip) неспособности проектировать устройства большой сложности;
- проблема T2M (Time-to-Market) больших сроков проектирования.

2. Основными отличиями методики от существующих EDA являются:

- возможность использования при проектировании всех методов параллельной обработки данных с выбором их оптимального состава для различных задач;
- использование числового формата представления объектов на всех этапах проектирования, в отличие от принятого в EDA текстового формата (VERILOG, VHDL), обеспечивающего возможности существенного сокращения времени проектирования и увеличения размерности задач проектирования;
- формализация всех этапов функционального проектирования, считающихся в настоящее время прерогативой специалиста-проектировщика.

3. Разработанная методика обеспечивает формализацию функционального проектирования перестраиваемых мультипараллельных спецпроцессоров и может являться основой для создания программных средств автоматического проектирования реконфигурируемых цифровых устройств.

ЛИТЕРАТУРА

1. Кривуля Г.Ф., Хаханов В.И. Новые информационные технологии проектирования цифровых систем // 1-й Международный Радиоэлектронный Форум «Прикладная радиоэлектроника. Состояние и перспективы развития». МРФ-2002. Сб. научн. тр. Ч. 2. – Х.: АН ПРЭ, ХНУРЭ. – 2002. – 656 с.
2. Поляков Г.А. Адаптивные самоорганизующиеся системы с мультипараллельной обработкой данных – стратегия развития цифровой вычислительной техники в XXI-м веке? // 1-й Международный Радиоэлектронный Форум «Прикладная радиоэлектроника. Состояние и перспективы развития». МРФ-2002. Сб. научн. тр. Ч. 2. – Х.: АН ПРЭ, ХНУРЭ, 2002. – 656 с.
3. Угрюмов Е.П. Цифровая схемотехника. – СПб.: БХВ – С.-Пб., 2000. – 528 с.
4. Состояние и основные направления развития высокопроизводительных вычислительных средств / Е.Г. Волокитина, Н.В. Матчина, В.В. Онищенко; Под ред. д.т.н., проф. Г.А. Полякова. – Х.: ХВУ, НЦ РКАИ МОУ и НГУ НККУ, 1994. – 306 с.
5. Поляков Г.А., Умрихин Ю.Д. Автоматизация проектирования сложных цифровых систем коммутации и управления. – М.: Радио и связь, 1998. – 304 с.
6. Толстолужская Е.Г. Методика автоматического функционального и RTL-проектирования параллельных цифровых устройств // 1-й Международный Радиоэлектронный Форум «Прикладная радиоэлектроника. Состояние и перспективы развития». МРФ-2002. Сб. научн. тр. Ч. 2. – Х.: АН ПРЭ, ХНУРЭ, 2002. – 656 с.

Поступила 11.11.2003

ТОЛСТОЛУЖСКАЯ Елена Геннадиевна, инженер-программист. В 1991 году окончила Харьковский институт радиоэлектроники. Область научных интересов – системы автоматического синтеза моделей мультипараллельных вычислительных процессов, системы автоматического проектирования реконфигурируемых параллельных цифровых средств.